

THERMOELECTRIC CONVERSION MATERIAL AND MANUFACTURE THEREOF

Publication number: JP11317548 (A)

Publication date: 1999-11-16

Inventor(s): YAMAMOTO ATSUSHI; OTA TOSHITAKA

Applicant(s): AGENCY IND SCIENCE TECHIN

Classification:

- **international:** *H01L35/16; H01L35/14; H01L35/34; H01L35/12; H01L35/00;*
(IPC1-7): H01L35/34; H01L35/14; H01L35/16

- **European:**

Application number: JP19980061500 19980312

Priority number(s): JP19980061500 19980312; JP19980053191 19980305

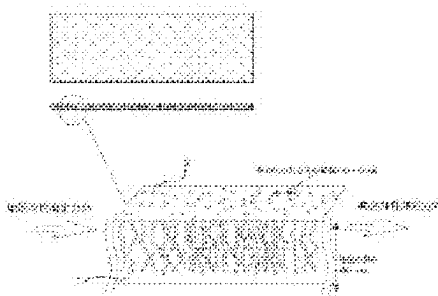
Also published as:

 JP2958451 (B2)

Abstract of JP 11317548 (A)

PROBLEM TO BE SOLVED: To realize a thermoelectric conversion material, which is of high performance and is substituted for a thermoelectric material used in a conventional thermoelectric conversion module to improve the thermoelectric conversion module in conversion efficiency.

SOLUTION: A thermoelectric conversion material is manufactured through a method, where many holes 2 which are of a size to have remarkable interaction with phonons or electrons are introduced into the thermoelectric conversion material to turn it porous, so that the thermoelectric conversion material is increased in thermoelectric performance by a reduction in thermal conductivity and an increase in thermoelectric power with an reduction in density.; The holes 2 are filled with dissimilar semiconductors or metals for improving the thermoelectric conversion material in thermoelectric performance by quantum effects.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-317548

(43) 公開日 平成11年(1999)11月16日

(51) Int.Cl. ⁶	識別記号	F I
H 0 1 L 35/34		H 0 1 L 35/34
35/14		35/14
35/16		35/16

審査請求 有 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願平10-61500

(22) 出願日 平成10年(1998)3月12日

(31) 優先権主張番号 特願平10-53191

(32) 優先日 平10(1998)3月5日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001144

工業技術院長

東京都千代田区霞が関1丁目3番1号

(72) 発明者 山本 淳

茨城県つくば市梅園1丁目1番4 工業技

術院電子技術総合研究所内

(72) 発明者 太田 敏隆

茨城県つくば市梅園1丁目1番4 工業技

術院電子技術総合研究所内

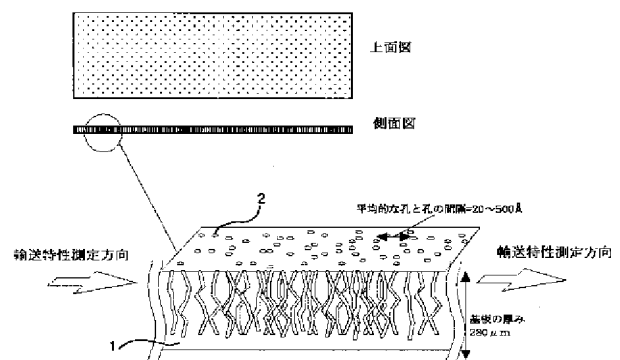
(74) 指定代理人 工業技術院電子技術総合研究所長

(54) 【発明の名称】 熱電変換材料及びその製造方法

(57) 【要約】

【課題】 本発明は性能指数を高くして、従来の熱電変換モジュールに使用されている熱電材料と置換することで、高い変換効率を実現することができる熱電変換材料を提供することを目的としている。

【解決手段】 本発明の熱電変換材料及びその製造方法は、半導体材料内部にフォノンや電子との相互作用が顕著になる程度の大きさ及びサイズの多数の空孔を導入して多孔質化し、密度の低下に伴う熱伝導率の減少や熱電能の増加によって熱電性能指数を増加させたものである。また、その空孔の中に異種の半導体または金属を充填し、量子効果により熱電性能指数を増加させたものである。



【特許請求の範囲】

【請求項1】 半導体材料内部にフォノンや電子との相互作用が顕著になる程度の大きさ及び間隔の多数の空孔を導入して多孔質化し、密度の低下に伴う熱伝導率の減少や熱電能の増加によって熱電性能指数を増加させたことを特徴とする熱電変換材料。

【請求項2】 前記半導体材料内部の前記空孔の中に該半導体材料とは異種の半導体または金属を充填し、量子効果により熱電性能指数を増加させたことを特徴とする請求項1に記載の熱電変換材料。

【請求項3】 半導体材料内部にフォノンや電子との相互作用が顕著になる程度の大きさ及び間隔の多数の空孔を導入して多孔質化し、密度の低下に伴う熱伝導率の減少や熱電能の増加によって熱電変換性能指数を増加させたことを特徴とする熱電変換材料の製造方法。

【請求項4】 前記半導体材料は、陽極反応によりエッチングすることにより多孔質化したものであることを特徴とする請求項3に記載の熱電変換材料の製造方法。

【請求項5】 前記半導体材料内部の前記空孔の中に電気絶縁物を充填したことを特徴とする請求項3又は4に記載の熱電変換材料の製造方法。

【請求項6】 前記半導体材料内部の前記空孔の中に該半導体材料とは異種の半導体または金属を充填し、量子効果により熱電性能指数を増加させたことを特徴とする請求項3又は4に記載の熱電変換材料の製造方法。

【請求項7】 前記異種の半導体または金属の充填は、溶融した前記異種の半導体または金属の融液に、多孔質化した半導体材料を浸し、放置することにより行うものである請求項6に記載の熱電変換材料の製造方法。

$$\eta = \frac{T_H - T_L}{T_H} \cdot \frac{\sqrt{1 + ZT} - 1}{\sqrt{1 + ZT} + T_L / T_H} \quad (1)$$

ここでTは材料の平均温度 (K)で、Zは熱電性能指数と呼ばれ、材料の熱電能 α 、抵抗率 ρ 及び熱伝導率 κ によ

$$Z = \alpha^2 / \rho \kappa$$

【0005】エネルギー変換効率 η を高めるためには、熱電能 α が大きく、抵抗率 ρ が小さく、熱伝導率 κ が小さい材料を使用することが必要となる。実際に熱電素子を利用する場合には、図2、3に示したようなp-n対を複数個直列に接続し、これを電気絶縁性の基板で挟み込み図4に示すようなモジュールとして利用するのが一般的である。

【0006】熱伝導率と抵抗率は、材料の密度やキャリア濃度で調整することができるが、両者はヴィーデマン・フランツの法則により効果を相殺するように変化するため、一般に大きな性能指数の向上は望めない。また、抵抗率を減少させる目的でキャリア濃度を大きくすれば熱電能が減少するため、これも大幅な性能指数の向上は望めない。また、材料を焼結体にして数十マイクロメートル程度の、多くの結晶粒界を導入することによって熱伝導

【請求項8】 前記異種の半導体または金属の充填は、分子線エピタキシー法により行うものである請求項6に記載の熱電変換材料の製造方法。

【請求項9】 前記多孔質化は、マスクを利用して部分的に行うものである請求項3～8のいずれかに記載の熱電変換材料の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は熱と電気の相互エネルギー変換を行う熱電変換モジュールに利用される、高い熱電性能指数を有する熱電変換材料及びその製造方法に関する。

【0002】

【従来の技術】図2のようにp型及びn型の半導体材料を金属で接合し電氣的に直列、熱的には並列の回路を構成し、その一方を加熱、他方を冷却し、それぞれの端の温度を T_H 及び T_L に保持すると、ゼーベック効果により、温度差($T_H - T_L$)に比例する起電力が発生し、外部負荷回路を接続するとそこに電流Iが流れ電力 $I^2 R_L$ を取り出すことができる。

【0003】また図3のようにp型及びn型の半導体材料を金属で接合し、電氣的に直列、熱的には並列の回路を構成し、外部電源から電流を流すと、ペルチェ効果により、半導体の一方で Q_{out} の発熱を、他方で Q_{in} の吸熱を行う。

【0004】熱から電気へのエネルギー変換効率 η は、一般に使用される半導体材料の抵抗率、熱伝導率、熱電能により下式のように定義できる。

【数1】

(1)

り以下のように定義される。

(2)

率を低減せしめ、性能向上を図ることも検討されているが、キャリアも粒界で散乱を受けるため抵抗率が上昇し、また熱電能はわずかしき変化しないため、大幅な向上が見込めない。この様に、材料の性能指数を最適化するためにはキャリア濃度と材料組織によるが、通常の焼結法などによりもたらされる、結晶組織制御では大幅な性能向上を見込むことはできない。

【0007】

【発明が解決しようとする課題】本発明は上述した従来の熱電材料の設計では検討対象としていなかった、電子とフォノンの平均自由行程と同程度、あるいはそれ以下の間隔で分散した非常に微細な空孔を多数導入し、密度を低減し熱伝導率を低減せしめ、また空孔導入に伴う抵抗率の増加と熱電能の増加によって、性能指数を大幅に増加させることを目的としている。

【０００９】また、本発明の熱電変換材料及びその製造方法は、半導体材料内部の前記空孔の中に該半導体材料とは異種の半導体または金属を充填し、量子効果により熱電性能指数を増加させたことを特徴としている。このように、本発明の熱電変換材料は、内部に、直径の小さい孔、又は小さい孤立した孔を高密度に有し、それぞれの孔の平均的な間隔が電子やフォノンの平均自由行程よりも短いか、もしくは同程度であり、高い性能指数を有し、本発明を従来の熱電変換モジュールに使用されている熱電材料及置換することで、高い変換効率を実現する。

【表1】

	抵抗率 ρ	熱電能 α	熱伝導率 κ	性能指数 Z
元のシリコン基板	$0.002 \Omega \text{ cm}$	$400 \mu \text{ V/K}$	140 W/mK	$5.7 \text{ e-}5 \text{ K}^{-1}$
ポーラス化後の基板	$0.025 \Omega \text{ cm}$	$1800 \mu \text{ V/K}$	25 W/mK	$5.2 \text{ e-}4 \text{ K}^{-1}$

が、

【0015】半導体の熱電能 α は、キャリアのエネルギー

— e とケミカルポテンシャル ε_F 、状態密度 $D(\varepsilon)$ 、フェルミ分布関数 $f(\varepsilon)$ 、キャリアの緩和時間 $\tau(\varepsilon)$ とすれ

$$\alpha = -\frac{k}{e} \frac{\int (\varepsilon - \varepsilon_F) \tau(\varepsilon) D(\varepsilon) f(\varepsilon) d\varepsilon}{\int \tau(\varepsilon) D(\varepsilon) f(\varepsilon) d\varepsilon} \quad (7)$$

式中に $\varepsilon - \varepsilon_F$ という因子があることから分かるように、エネルギーの高いキャリアは高い熱電能を発生させるため、上記のようなバンド構造を変化させ、エネルギーの低いキャリアをトラップして輸送不能にし、エネルギーの高いキャリアのみを電気・熱輸送に用いることで、熱電能が増加する。

【0016】表1に見るように多孔質化する事により、熱電能は $400 \mu\text{V/K}$ から $1800 \mu\text{V/K}$ に増加しており、上記の原理に基づく熱電能の増加が実験的にも実施できることが明らかである。この様に散乱中心を電子やフォノンの平均自由行程と同程度あるいはそれ以下の間隔で分布させることで、性能向上を図ることができる。上記の例ではシリコンを陽極反応法で多孔質化し、孔を散乱中心として利用する例であるが、材料系は他の物でもよく、例えば、Bi、Sb、Te、Seから構成される合金系結晶や、Zn、Sbの化合物、Pb、Teの化合物、Si、Geの混晶などでも、エッチングによりこの様な微細孔を作製する事により、同様の原理により、同様の性能向上を確認することができる。

【0017】また、多数の空孔は密度を低下させ、材料の機械的強度を低下させるが、電気絶縁物を孔の中に充填しても性能向上の効果は同様であるため、電気絶縁物を孔の中に充填することで機械的にも丈夫な材料として利用することができる。

【0018】図7は、本発明を適用する熱電変換材料の別の例を示している。図1に例示したような多孔質の構造がある場合、その空孔2内に別の物質を注入しても性能向上を実現できる。例えば、多孔質化したシリコン基板1を熔融ビスマステル合金の融液に浸し、2時間～10時間放置することにより、ビスマステル半導体は拡散により多孔質組織内に入り込み、図7に示すような柱状又は樹形状のビスマステル組織ができる。元々空いている孔の径は数～数十ナノメートルであるため、柱状又は樹形状のビスマステル組織のサイズも数～数十ナノメートルの幅を持つことになり、量子細線を作製することができる。この場合、電子は量子細線の長手方向には自由に動けるが、量子細線の幅方向には束縛されているため、量子サイズ効果が発現し、ビスマステル半導体の状態密度が通常のバルク材料における、3次元状態密度から、1次元状態密度に変化する。

【0019】図8に示すように、1次元状態密度は3次元状態密度にくらべて大きく、熱電材料としてはより好ましい特性をもつ。すなわち、式(7)における状態密度 $D(\varepsilon)$ の増加により熱電能が増加する。この場合、輸送は量子細線の方角に行われることを考えてるので、

ば、以下の式で与えられる。

【数2】

図7のように基板の厚み方向に電界をかけて物性を測定した場合、バルクに比べて高い熱電能 α とバルクと同程度の抵抗率 ρ 、が観測される。また、フォノンも平均自由行程が量子細線により制限されるため、熱伝導率 κ が低下する。総合すると熱電性能指数 Z は大きくなる。

【0020】図9は、シリコン材料内に異物質の微細組織を作製する別の例を示している。MBE法(分子線エピタキシー法)などによりシリコン材料内に異物質の微細組織を作製することも、図4に示した例と同様の原理で、同様の効果を発現する。図9はMBE法による成膜装置の模式図を示す。MBE法は 10^{-9} Torr程度の超高真空中で原料(蒸発源)を蒸発させ、基板ホルダーに保持されている基板に目的の原料を堆積させる試料作製法である。真空度が良く、清浄な基板表面を長時間保持することができるため、エピタキシャルに原子層単位の成膜を行えるという特徴を持つ。

【0021】以下、MBE法を用いた熱電変換材料の製造を説明する。

1. MBE法でシリコン単結晶の基板1に数Åのシリコンを蒸着し、一度 1000°C まで基板加熱をおこなうと、表面を覆っていた SiO_2 層が取り除かれ、清浄シリコンの表面が出る。
2. この状態で基板温度を 700°C に保持し、この表面に 0.25 A/s の速度でゲルマニウムを堆積させると、格子定数の違いから歪みが生じ、表面エネルギーを最小にするように自己組織化により凝集し、表面にナノメートルサイズのゲルマニウムのドットが生成する。
3. この状態で、次に基板温度を 400°C に落とし、シリコンを 1 A/s で蒸着すると次第に表面は平坦化し、再び平坦な面が得られ、ゲルマニウムドットが中に内在するシリコン薄膜が形成される。

【0022】2. 3. のプロセスを繰り返すことで、内部にゲルマニウムのドットが分布するシリコン薄膜を作製することができる。この場合、ゲルマニウムのドットは数～数十ナノメートルの間隔で作製することができ、図10のようなゲルマニウムを内在させたシリコン薄膜を得る。電子とフォノンの平均自由行程よりも狭い間隔でこの様なゲルマニウムのドットを分布させることにより、図4で示した熱電変換材料と同様に熱電性能指数が増加する。

【0023】図11は、部分的に材料改質を行う本発明の熱電変換材料のさらに別の例を示している。前述の例ではシリコン基板や、その他の熱電材料全体を多孔質化、その他の方法で材料改質を行っているが、部分的に材料改質を行うことも可能である。図11はマスクを利

用して部分的に多孔質化を行い、デバイスを作製するときのイメージである。

【0024】図11(A)に見るように基板1上にマスク3を施して、特定の場所だけを陽極反応法により多孔質化し、(B)の組織を得る。この孔2は貫通させても、そうでなくても良いが、デバイスの特性を考えると貫通させた方が望ましい。またエッチングは電界方向にそろって進行するため、基板1の厚み方向にそろった多孔質部分が得られる。

【0025】図11(C)では同じようにマスクを用いて多孔質部分に不純物添加を行い、p型とn型に仕分ける。p型としてはボロン、アルミニウム、n型用ドーパントとしてはヒ素、アンチモン、リン等を用いる。不純物は孔に沿って急速に拡散するため、多孔質部分だけに選択的にドーピングが施される。この場合、先にドーピングを施して後から多孔質化を行うことも可能である。

【0026】図11(D)では基板の表面と裏面に金属電極を蒸着し、各々のp型多孔質部分、n型多孔質部分を電気的に接続する。表面と裏面の間に温度差を与えたときに、p型部分とn型部分の1対で発生する電圧は a [V] (a =数mV~数十mVのオーダー)であるが、 n 個のp-n対を金属電極で接続することによって、 $n \times a$ [V]の電圧が発生する。高い電圧が利用できるため、より応用範囲の拡大につながる。

【0027】

【発明の効果】本発明の熱電変換材料は、内部に、直径の小さい孔、又は小さい孤立した孔を高密度に有し、それぞれの孔の平均的な間隔が電子やフォノンの平均自由行程よりも短い、もしくは同程度にしたことにより、性

能指数を高いものにすることができ、従来の熱電変換モジュールに使用されている熱電材料と置換することで、高い変換効率を実現することができる。

【図面の簡単な説明】

【図1】本発明の熱電変換材料の構成を示す図である。

【図2】一般的熱電変換材料の利用例を説明するための図である。

【図3】一般的熱電変換材料の別の利用例を説明するための図である。

【図4】一般的熱電変換材料のさらに別の利用例を説明するための図である。

【図5】本発明の熱電変換材料の孔の作用を説明するための図である。

【図6】本発明の熱電変換材料の孔の作用を説明するための別の図である。

【図7】本発明を適用する熱電変換材料の別の例を示している。

【図8】図7に示した熱電変換材料の作用を説明するための図である。

【図9】シリコン材料内に異物質の微細組織を作製するための装置を示している。

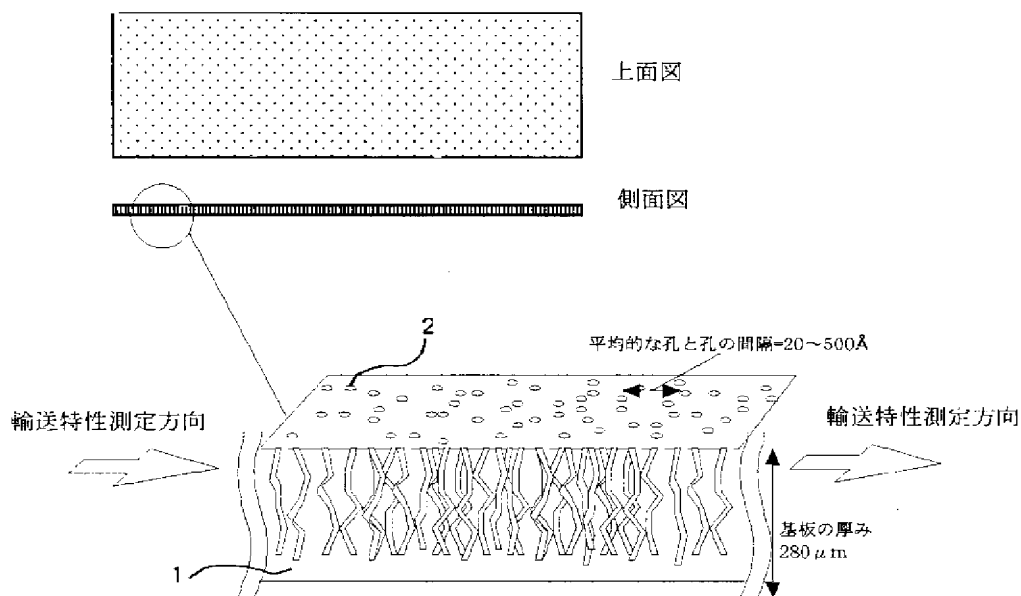
【図10】図9に示された装置により製造される熱電変換材料の例を示す図である。

【図11】部分的に材料改質を行う本発明の熱電変換材料のさらに別の例を示している。

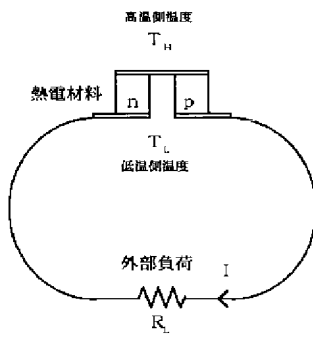
【符号の説明】

- 1 基板
- 2 孔(空孔)
- 3 マスク

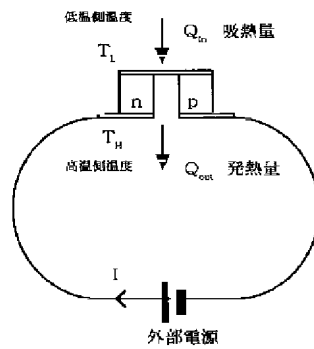
【図1】



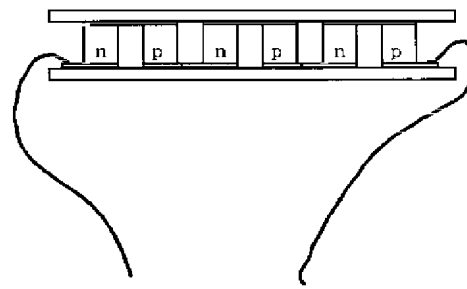
【図2】



【図3】

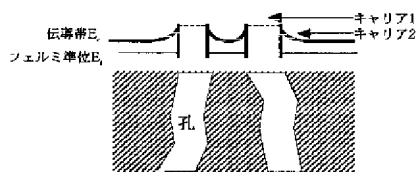


【図4】

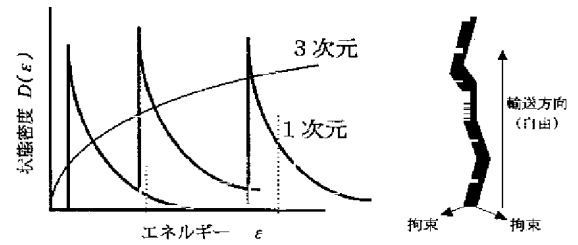
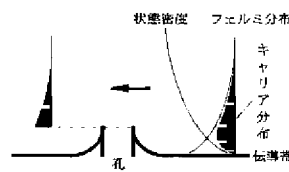


【図8】

【図5】

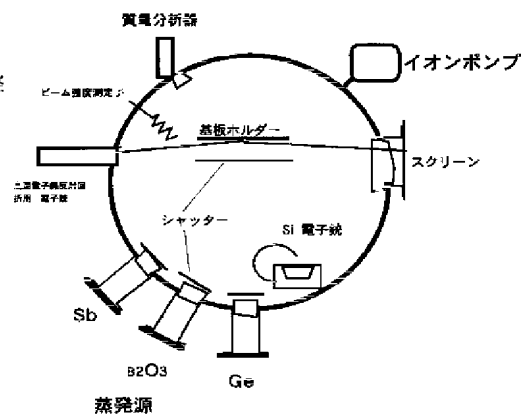
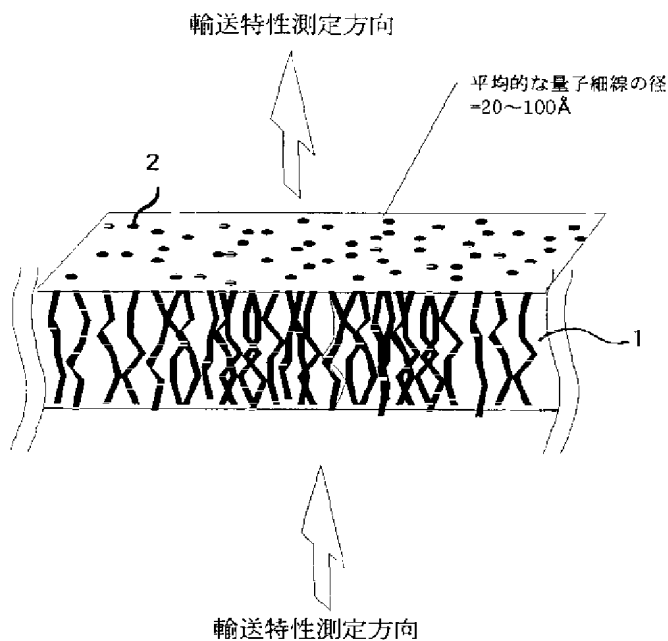


【図6】

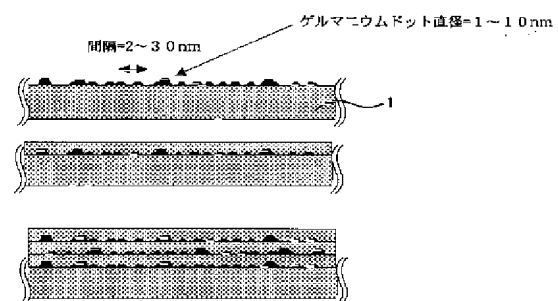


【図7】

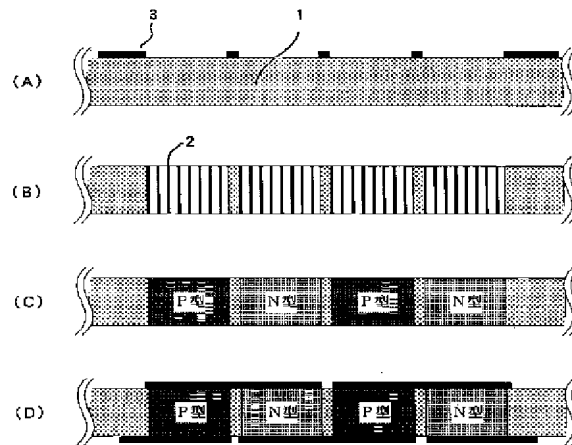
【図9】



【図10】



【図11】



【手続補正書】

【提出日】平成11年2月10日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】熱電変換材料及びその製造方法

【特許請求の範囲】

【請求項1】 半導体材料内部に多数の空孔を導入して多孔質化し、熱伝導率の減少や熱電能の増加によって熱電性能指数を増加させたことを特徴とする熱電変換材料。

【請求項2】 半導体材料内部に多数の空孔を導入して多孔質化し、熱伝導率の減少や熱電能の増加によって熱電変換性能指数を増加させたことを特徴とする熱電変換材料の製造方法。

【請求項3】 前記半導体材料は、陽極反応によりエッチングすることにより多孔質化したものであることを特徴とする請求項2に記載の熱電変換材料の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は熱と電気の相互エネルギー変換を行う熱電変換モジュールに利用される、高い熱電性能指数を有する熱電変換材料及びその製造方法に関する。

【0002】

【従来の技術】図2のようにp型及びn型の半導体材料を金属で接合し電気的に直列、熱的には並列の回路を構成し、その一方を加熱、他方を冷却し、それぞれの端の温度を T_H 及び T_L に保持すると、ゼーベック効果によ

り、温度差($T_H - T_L$)に比例する起電力が発生し、外部負荷回路を接続するとそこに電流 I が流れ電力 $I^2 R_L$ を取り出すことができる。

【0003】また図3のようにp型及びn型の半導体材料を金属で接合し、電気的に直列、熱的には並列の回路を構成し、外部電源から電流を流すと、ペルチェ効果により、半導体の一方で Q_{ut} の発熱を、他方で Q_{in} の吸熱を行う。

【0004】熱から電気へのエネルギー変換効率 η は、一般に使用される半導体材料の抵抗率、熱伝導率、熱電能により下式のように定義できる。

【数1】

$$\eta = \frac{T_H - T_L}{T_H} \cdot \frac{\sqrt{1 + ZT} - 1}{\sqrt{1 + ZT} + T_L / T_H}$$

ここで T は材料の平均温度(K)で、 Z は熱電性能指数と呼ばれ、材料の熱電能 α 、抵抗率 ρ 及び熱伝導率 κ により以下のように定義される。

$$Z = \alpha^2 / \rho \kappa \quad (2)$$

【0005】エネルギー変換効率 η を高めるためには、熱電能 α が大きく、抵抗率 ρ が小さく、熱伝導率 κ が小さい材料を使用することが必要となる。実際に熱電素子を利用する場合には、図2、3に示したようなp-n対を複数個直列に接続し、これを電気絶縁性の基板で挟み込み図4に示すようなモジュールとして利用するのが一般的である。

【0006】熱伝導率と抵抗率は、材料の密度やキャリア濃度で調整することができるが、両者はヴィーデマン・フランツの法則により効果を相殺するように変化するため、一般に大きな性能指数の向上は望めない。また、抵

抗率を減少させる目的でキャリア濃度を大きくすれば熱電能が減少するため、これも大幅な性能指数の向上は望めない。また、材料を焼結体にして数十マイクロメータ程度の、多くの結晶粒界を導入することによって熱伝導率を低減せしめ、性能向上を図ることも検討されているが、キャリアも粒界で散乱を受けるため抵抗率が上昇し、また熱電能はわずかしき変化しないため、大幅な向上が見込めない。この様に、材料の性能指数を最適化するためにはキャリア濃度と材料組織によるが、通常の焼結法などによりもたらされる、結晶組織制御では大幅な性能向上を見込むことはできない。

【0007】

【発明が解決しようとする課題】本発明は上述した従来の熱電材料の設計では検討対象としていなかった、電子とフォノンの平均自由行程と同程度、あるいはそれ以下の間隔で分散した非常に微細な空孔を多数導入し、密度を低減し熱伝導率を低減せしめ、また空孔導入に伴う抵抗率の増加と熱電能の増加によって、性能指数を大幅に増加させることを目的としている。

【0008】

【課題を解決するための手段】本発明の熱電変換材料及びその製造方法は、半導体材料内部にフォノンや電子との相互作用が顕著になる程度の大きさ及び間隔の多数の空孔を導入して多孔質化し、密度の低下に伴う熱伝導率の減少や熱電能の増加によって熱電変換性能指数を増加させたことを特徴としている。

	抵抗率 ρ	熱電能 α	熱伝導率 κ	性能指数 Z
元のシリコン基板	$0.002 \Omega \text{ cm}$	$400 \mu \text{ V/K}$	140 W/mK	$5.7 \times 10^{-5} \text{ K}^{-1}$
ポーラス化後の基板	$0.025 \Omega \text{ cm}$	$1800 \mu \text{ V/K}$	25 W/mK	$5.2 \times 10^{-4} \text{ K}^{-1}$

【0012】すなわち、結果の示すところは、ナノメートルサイズの孔を試料中に導入する事により、抵抗率は1.2倍になり、熱電能は4.5倍になり熱伝導率も140W/mKから25W/mKに減少するということである。式2による熱電性能指数を計算すると、表1に示したように100%以上の増加となり、この熱電材料の多孔質化が極めて熱電性能指数の向上に有効であることが分かる。

【0013】この実施例は、孔の間隔が非常に狭い間隔で自己形成される陽極反応法を効果的に利用して、性能向上を果たしている例である。すなわち、以下の通りである。電子、フォノンは常に不純物や格子からの散乱を受けながら、シリコン結晶中を移動している。電子、フォノンそれぞれの散乱から散乱までの平均距離、つまり平均自由行程は、電子の有効質量を m 、移動度を μ 、電

【0009】本発明の熱電変換材料は、内部に、直径の小さい孔、又は小さい孤立した孔を高密度に有し、それぞれの孔の平均的な間隔が電子やフォノンの平均自由行程よりも短いか、もしくは同程度であり、高い性能指数を有し、本発明を従来の熱電変換モジュールに使用されている熱電材料と置換することで、高い変換効率を実現することができる。

【0010】

【実施の形態】以下、本発明の熱電変換材料を例示により説明する。図1は、半導体材料としてシリコンを用いた場合の熱電変換材料を示している。

【0011】図1は高濃度(10^{19} cm^{-3})にボロンドーピングされたp型シリコン単結晶基板1を50%フッ酸溶液中で陽極反応により100分間エッチングし、表面から基板内に向けて多数の空孔2を形成し、密度を低下せしめた試料の断面模式図である。陽極反応の電極材料には白金を利用したが、金のようにフッ酸に侵されない金属ならば何でも良い。試料中に存在する孔2は均一な密度で形成され、それらの配列する間隔は、20～500Åの範囲に入っている。この試料の基板面に平行な方向の抵抗率と熱電能を測定した結果、孔の空いていない元の基板と比較して、以下の表1に示す結果を得た。

【表1】

荷素量を e 、格子熱伝導率を κ_{ph} 、比熱を C 、結晶中のフォノンの伝播速度を v_{ph} 、電子の速度を v_e とすると、

$$\text{電子 } \ell_e = (\mu \cdot m / e) \cdot v_e \quad (3)$$

$$\text{フォノン } \ell_{ph} = 3\kappa_{ph} / (C \cdot v_{ph}) \quad (4)$$

により与えられる。常温における通常のシリコンについて計算を行うと、キャリア濃度によっても若干異なるが、

$$\text{電子 } \ell_e = 10 \sim 400 \text{ Å} \quad (5)$$

$$\text{フォノン } \ell_{ph} = 40 \mu \text{ m} \quad (6)$$

という値を得る。

【0014】これらの値の意味するところは、もし散乱要因が新たに加わった場合、電子、フォノンそれぞれに対する散乱要因が、これらの値よりも十分に広い間隔で

分布していれば、その影響は無視でき、同程度の距離で分布しているときは、その影響を受け、また、上記の値よりも小さい間隔で散乱要因が分布しているときは、輸送現象がその散乱機構に支配されると言うことである。陽極反応法により作製した試料の孔の間隔は20～500Åであるため、フォノン是非常に大きな散乱を受け、また電子も平均自由行程と同程度の散乱中心の存在のため、孔による散乱の効果を大きく受ける。すなわち、電子、フォノンの輸送現象はともに孔による散乱により支配される。孔による散乱機構は次のように考えられる。材料中に導入された微小孔はその内側に表面を有しているため、通常の固体結晶中の結合状態と異なるエネルギー準位を形成する。すなわち、孔の内表面は高密度の未結合手が存在し、図5に示すようなエネルギーバンドの変形が生じる。このため図中キャリア1のような高エネルギーを持つキャリアは通過可能だが、キャリア2のような低エネルギーキャリアはポテンシャルの谷間にトラップされ、輸送に寄与できない。すなわち、図6に示したように、低エネルギーのキャリアがカットされる。

【0015】半導体の熱電能 α は、キャリアのエネルギー ϵ とケミカルポテンシャル ϵ_F 、状態密度 $D(\epsilon)$ 、フェルミ分布関数 $f(\epsilon)$ 、キャリアの緩和時間 $\tau(\epsilon)$ とすれば、以下の式で与えられる。

【数2】

$$\alpha = -\frac{k}{e} \frac{\int (\epsilon - \epsilon_F) \tau(\epsilon) D(\epsilon) f(\epsilon) d\epsilon}{\int \tau(\epsilon) D(\epsilon) f(\epsilon) d\epsilon}$$

式中に $\epsilon - \epsilon_F$ という因子があることから分かるように、エネルギーの高いキャリアは高い熱電能を発生させるため、上記のようなバンド構造を変化させ、エネルギーの低いキャリアをトラップして輸送不能にし、エネルギーの高いキャリアのみを電気・熱輸送に用いることで、熱電能が増加する。

【0016】表1に見るように多孔質化する事により、熱電能は400 μ V/Kから1800 μ V/Kに増加しており、上記の原理に基づく熱電能の増加が実験的にも実施できることが明らかである。この様に散乱中心を電子やフォノンの平均自由行程と同程度あるいはそれ以下の間隔で分布させることで、性能向上を図ることができる。上記の例ではシリコンを陽極反応法で多孔質化し、孔を散乱中心として利用する例であるが、材料系は他の物でもよく、例えば、Bi、Sb、Te、Seから構成される合金系結晶や、Zn、Sbの化合物、Pb、Teの化合物、Si、Geの混晶などでも、エッチングによりこの様な微

細孔を作製する事により、同様の原理により、同様の性能向上を確認することができる。

【0017】

【発明の効果】本発明の熱電変換材料は、内部に、直径の小さい孔、又は小さい孤立した孔を高密度に有することにより、性能指数を高いものにすることができ、従来の熱電変換モジュールに使用されている熱電材料と置換することで、高い変換効率を実現することができる。

【図面の簡単な説明】

【図1】本発明の熱電変換材料の構成を示す図である。

【図2】一般的熱電変換材料の利用例を説明するための図である。

【図3】一般的熱電変換材料の別の利用例を説明するための図である。

【図4】一般的熱電変換材料のさらに別の利用例を説明するための図である。

【図5】本発明の熱電変換材料の孔の作用を説明するための図である。

【図6】本発明の熱電変換材料の孔の作用を説明するための別の図である。

【符号の説明】

- 1 基板
- 2 孔（空孔）
- 3 マスク

【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図7

【補正方法】削除

【手続補正3】

【補正対象書類名】図面

【補正対象項目名】図8

【補正方法】削除

【手続補正4】

【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】削除

【手続補正5】

【補正対象書類名】図面

【補正対象項目名】図10

【補正方法】削除

【手続補正6】

【補正対象書類名】図面

【補正対象項目名】図11

【補正方法】削除

【手続補正書】

【提出日】平成11年4月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 半導体材料内部に電子とフォノンの平均自由行程と同程度、あるいはそれ以下の間隔で分散した非常に微細な空孔を多数導入して多孔質化し、熱伝導率

の減少や熱電能の増加によって熱電性能指数を増加させたことを特徴とする熱電変換材料。

【請求項2】 半導体材料内部に電子とフォノンの平均自由行程と同程度、あるいはそれ以下の間隔で分散した非常に微細な空孔を多数導入して多孔質化し、熱伝導率の減少や熱電能の増加によって熱電変換性能指数を増加させたことを特徴とする熱電変換材料の製造方法。

【請求項3】 前記半導体材料は、陽極反応によりエッチングすることにより多孔質化したものであることを特徴とする請求項2に記載の熱電変換材料の製造方法。